PCIE 总线双串口及打印口芯片 CH382

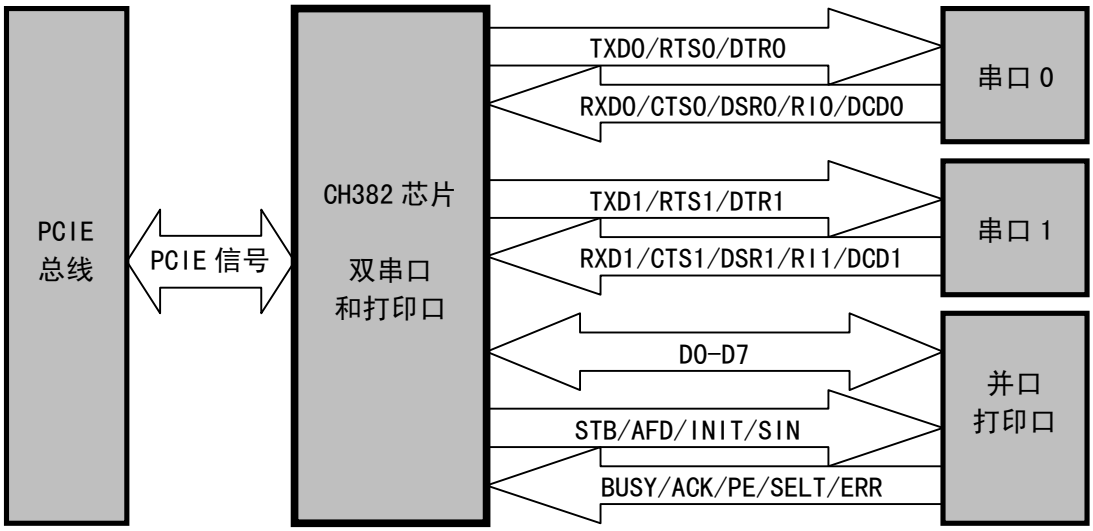
简介

版本： 1

http://wch.cn

1、概述

CH382 是 PCI-Express 总线的双串口及打印口芯片，包含两个兼容 16C550 或者 16C750 的异步串口和一个 EPP/ECP 增强型双向并口。异步串口提供收发独立的 256 字节 FIFO 缓冲器，支持最高 8Mbps 的通讯波特率，可以用于 PCIE 总线的 RS232 串口扩展、带自动硬件速率控制的 PCIE 高速串口、串口组网、RS485 通讯、并口/打印口扩展等。下图为其一般应用框图。



2、特点

2.1. 概述

- 同一芯片可配置为 PCIE 总线的双串口、单并口/打印口、双串口加并口/打印口。
- 提供两线串行主机接口，可以挂接类似 24C0X 的串口 EEPROM 器件用于存储非易失数据。
- 可以在 EEPROM 器件中设定 PCIE 板卡的设备标识（Vendor ID，Device ID，Class Code 等）。
- 驱动程序支持 Windows 98/ME/NT4.0/2000/XP/Vista/Win7/Server2003 以及 Linux。
- 3.3V 电源电压，主要 I/O 引脚支持 5V 耐压，支持串口低功耗睡眠模式。
- 芯片功能相当于 CH367 芯片加 CH438 芯片，提供 4 串口、8 串口及更多串口的应用方案。
- 支持 PCMCIA 之 ExpressCard 笔记本插卡。

2.2. 串口

- 完全独立的 2 个异步串口，兼容 16C550、16C552、16C554 及 16C750 并且有所增强。
- 支持 5、6、7 或者 8 个数据位以及 1 或者 2 个停止位。
- 支持奇、偶、无校验、空白 0、标志 1 等校验方式。
- 可编程通讯波特率，支持 115200bps 以及最高达 8Mbps 的通讯波特率。
- 内置 256 字节的 FIFO 先进先出缓冲器，支持 4 个 FIFO 触发级。
- 支持 MODEM 调制解调器信号 CTS、DSR、RI、DCD、DTR、RTS，可转成 RS232 电平。
- 支持硬件流控制信号 CTS 和 RTS 自动握手和自动传输速率控制，兼容 TL16C550C。
- 支持串口帧错误检测、支持 Break 线路间隔检测。
- 支持全双工和半双工串口通讯。

2.3. 并口

- 支持 SPP、Nibble、Byte、PS/2、EPP、ECP 等 IEEE1284 并口/打印口工作方式。
- 支持双向数据传输，支持最高达 1M 字节/每秒的传输速度。

3、封装

封装形式	塑体宽度	引脚间距		封装说明	订货型号
LQFP-64	7mm x 7mm	0.4mm	15.7mil	超小 LQFP64 脚贴片	CH382L

4、配置

4.1. 全局功能配置

CH382 芯片具有 3 种功能模式：

MDPRT#引脚	MDSEL 引脚	功能模式/Device ID	简称
接 VCC33 或悬空，即=1	接 VCC33 或悬空，即=1	双串口，DID=3253H	2S
接 GND，即=0	接 VCC33 或悬空，即=1	双串口加并口，DID=3250H	2S1P
接 GND，即=0	接 GND，即=0	单并口，DID=3050H	1P

CH382 芯片的 CKSEL 引脚用于选择内部 2 串口的时钟频率：

CKSEL 接 VCC33 或者悬空，即 CKSEL=1，则从 XO 引脚输入时钟，频率由外部晶体决定，且内部频率系数默认为 1/12 分频，支持再通过 CK2X 或者 CKnS 选择 2 倍频；

CKSEL 接 GND，即 CKSEL=0，则从 XO 引脚输入时钟，频率由外部晶体决定，且内部频率系数总是强制为 2 倍频，例如，应用软件设置为 115200bps 的串口实际为 230400bps；

CKSEL 接 PERST#引脚，即 CKSEL=R，则内部晶体振荡器禁用（XI 和 XO 引脚可以悬空，无需外接晶体和电容），而由内部 PLL 提供频率为 125MHz 的时钟，且内部频率系数默认为 1/68 分频，支持再通过 CK2X 或者 CKnS 选择不分频。在内部 PLL 方式 1/68 分频下得到的 114.9Kbps 与标准的 115.2Kbps 仅相差 0.27%，可以接受。

在单并口模式下，CKSEL 应该连接 PERST#引脚，以禁用内部晶体振荡器。

4.2. 外部配置芯片

CH382 芯片会在每次开机或者 PCIE 总线复位后检查外部的 24CXX 配置芯片中的数据，如果连接了配置芯片并且数据有效则自动加载到 CH382 芯片中替换默认的 PCIE 识别信息。

下表是配置芯片 24CXX 中的数据定义。

字节地址	简称	数据用途说明	默认值
00H	CFG	外部配置芯片有效标志，必须是 52H	52H
01H	FREQ	位 1～位 0 分别用于选择串口 1～串口 0 的内部频率系数	0FFH
03H-02H	RSVD	（保留单元）	0000H
05H-04H	VID	厂商标识：Vendor ID，默认为 1C00H	自定义
07H-06H	DID	设备标识：Device ID，简称 DID	自定义
08H	RID	芯片版本：Revision ID	自定义
0BH-09H	CLS	设备类代码：Class Code	070005H
0DH-0CH	SVID	子系统厂商标识：Subsystem Vendor ID	自定义
0FH-0EH	SID	子系统标识：Subsystem ID	自定义
1FH-10H	RSVD	（保留单元）	00H 或 FFH
其它地址	APP	用户或应用程序自定义单元	

5、应用

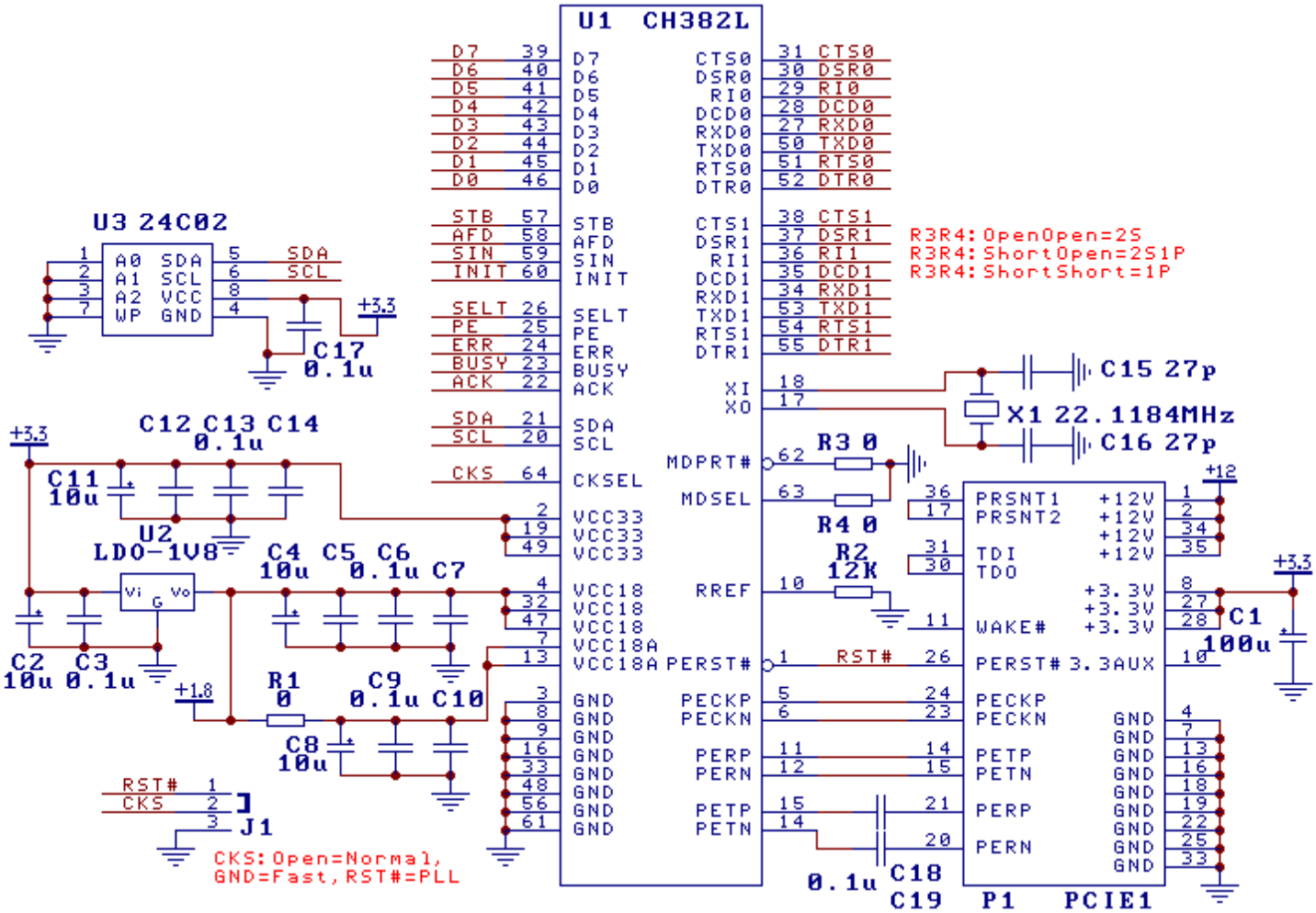
5.1. 双串口+并口（下图）

这是基于 CH382 芯片的 PCIE 双串口+并口/打印口的基本电路，图中未包含 RS232 电平转换芯片。U3 是可选的外部配置芯片，网站上提供了 Windows 系统下的在线配置工具软件。

IEEE1284 要求打印口信号保持阻抗匹配，所以，打印口并行数据线可能需要串联电阻和并联电容，在要求不高时也可以省掉。

晶体 X1 和电容 C15、C16 用于时钟振荡电路，如果 CKSEL 引脚连接到 PERST#引脚，那么 X1 和 C15 及 C16 都可以省掉。其它电容用于电源退耦，容量为 10uF 的电容是钽电容，容量为 0.1uF 的电容是独石或者高频瓷片电容，分别就近并联在 CH382 的电源引脚上。

CH382 支持常用通讯波特率：1200、2400、4800、9600、19.2K、38.4K、57.6K、115.2K、230.4K、460.8K、921.6K、1.8432M、2.7648M、7.8125M 等。

CH382 可以用于通过 PCIE 总线为计算机扩展额外的高速 RS232 串口和并口/打印口、支持自动硬件速率控制的高波特率串口、RS422 或者 RS485 通讯接口等。

CH382 属于高频电路，在设计 PCB 板时请参考 PCIE 总线规范，或者参考 PCIE_PCB.PDF 文档。